

DIALOG(R) File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

05440603 **Image available**

CARRIER TAPE FOR SEMICONDUCTOR ELEMENT

PUB. NO. : 09-055403 [JP 9055403 A]

PUBLISHED: February 25, 1997 (19970225)

INVENTOR(s) : YAMASHITA RIKIYA

APPLICANT(s) : DAINIPPON PRINTING CO LTD [000289] (A Japanese Company or Corporation), JP (Japan)

APPL. NO. : 07-226089 [JP 95226089]

FILED: August 11, 1995 (19950811)

ABSTRACT

PROBLEM TO BE SOLVED: To prevent the mechanical breakdown and the electrostatic breakdown of a semiconductor element generating when it is transported, supplied and mounted by a method wherein a guide part, which rises from the side wall of a pocket, is provided in such a manner that the metal lead part of the semiconductor element does not come into contact with the pocket, and the surface resistivity of the sealant layer of a cover tape is set at the prescribed value.

SOLUTION: On the pocket 1 of a carrier tape consisting of a plastic band-like molded article 10 which is formed by integrally connecting a band-like base material 2 on which feeding holes 21 and the aperture parts 22 for the pocket are provided, a pedestal 3 and a guide part 4, which rises from the side wall 37 of the pocket 1 and prescribes the loose fixing range of a semiconductor element in such a manner that the guide part 4 does not come into contact with a metal lead part 61, are provided. A semiconductor element 6 is placed on the pedestal 3 in such a manner that the metal lead part 61 is in a suspending-in-air state in the recessed part 12 of the pocket, the semiconductor element 6 is loosely fixed to the prescribed position using the guide 4 and hermetically sealed by a cover tape 7. The volume resistivity of the inner surface layer, which comes in contact with the semiconductor element, is set at $12. \Omega / (\text{square})$ or smaller at 23 deg.C and the relative temperature of 90% or lower.

Best Available Copy

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-55403

(43) 公開日 平成9年(1997)2月25日

(51) Int.Cl.⁶
H01L 21/60識別記号
311

庁内整理番号

FI
H01L 21/60

技術表示箇所

311W

審査請求 未請求 請求項の数10 FD (全12頁)

(21) 出願番号 特願平7-226089

(22) 出願日 平成7年(1995)8月11日

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 山下 力也

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

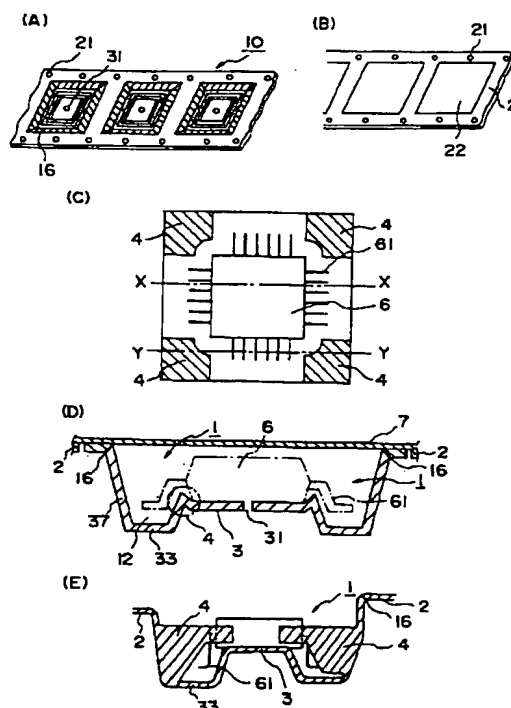
(74) 代理人 弁理士 小西 淳美

(54) 【発明の名称】 半導体素子用キャリアテープ

(57) 【要約】

【目的】 金属リード部とプラスチック成形品よりなる半導体素子を収納し、搬送供給するキャリアテープにおいて、送り孔のピッチが安定し、ポケット部の強度があり、搬送時の衝撃によっても半導体素子を安定して遊嵌し、充分な帯電防止機能を持ち、カバーテープを剥離するときにも剥離帯電がなく、半導体素子を安定して装着できるキャリアテープを提供する。

【解決手段】 搬送用送り孔21と、開口部22とを設けた带状基材2に別加工で形成したポケット1を接着したプラスチック带状成型品10にあって、該ポケット1に設けた台座3に載置する半導体素子6の金属リード部61が該ポケット1とは接触しないように半導体素子の移動を制限するガイド部4をポケットの側壁37より立ち上げ、そして、その表面抵抗率が $10^{12}\Omega/\square$ より大きくないように構成する。



【特許請求の範囲】

【請求項1】 金属リード部とプラスチック成形部分よりなる半導体素子を収納するための部品ポケットと、少なくとも片側に搬送用送り孔とを等間隔に設けたプラスチック帯状基材に、該ポケットを覆いヒートシールするヒートシラント層をもつカバーテープからなる半導体素子用キャリアテープにおいて、該部品ポケット部の半導体素子と接触する近傍の表面抵抗率又は体積抵抗率が、23℃、相対湿度90%の条件で $10^{12}\Omega/\square$ より大きくなく、かつ、該ポケットには、半導体素子の金属リード部分がポケットの底部及び側壁と接触しないように半導体素子を支える台座と、ポケットの側壁より立ち上がり、金属リード部とは接触せず半導体素子の移動を制限するガイド部をもち、前記カバーテープのヒートシラント層の表面は、表面抵抗率が、23℃、相対湿度90%下にて、 $10^{12}\Omega/\square$ より大きくないことを特徴とする半導体素子用キャリアテープ。

【請求項2】 前記ガイド部が、板状又は棒状に設けたものであることを特徴とする請求項1記載の半導体素子用キャリアテープ。

【請求項3】 該部品ポケットの台座中央近傍に半導体素子に、凹状の空気溜を設けたものであることを特徴とする請求項1及び2記載の半導体素子用キャリアテープ。

【請求項4】 プラスチック帯状成形品の基材が、厚さ0.1～0.8mmのプラスチックシートに搬送用送り孔と同一工程で成形された部品ポケット用開口部に射出成形で形成される部品ポケットがポケットの側壁より台座方向に対して板状又は、棒状のガイド部をもつものであることを特徴とする半導体素子用キャリアテープ。

【請求項5】 部品ポケット用開口部及び搬送用送り孔とを等間隔に設けた厚さ0.1～0.8mmの帯状基材のポケット用開口部に射出成形法による部品ポケットを設けられたものであることを特徴とする請求項1、2及び3記載の半導体素子用キャリアテープ。

【請求項6】 上記プラスチック帯状成形品の基材が、熱可塑性樹脂と酸化錫、酸化インジウム、酸化亜鉛に導電処理を施した粒径0.01～1 μm の導電性微粉末又は導電性カーボン及び界面活性剤からなり、該導電性微粉末、導電性カーボン、界面活性剤が、熱可塑性樹脂100部に対し1～300重量%含むことを特徴とする請求項1記載の半導体素子用キャリアテープ。

【請求項7】 上記プラスチック帯状成形品の基材が、酸化錫、酸化インジウム、酸化亜鉛に導電処理を施した粒径0.01～1 μm の導電性微粉末又は導電性カーボン及び界面活性剤を樹脂ワニスに分散調整した導電性塗布剤を少なくとも一方の側に塗布して設けられたものであることを特徴とする請求項1記載の半導体素子用キャリアテープ。

【請求項8】 上記プラスチック帯状成形品の基材が、

2層以上の積層物であり、少なくともその半導体素子と接触する内面層の体積抵抗率が、23℃、相対湿度90%下にて、 $10^{12}\Omega/\square$ より大きくないことを特徴とする請求項1記載の半導体素子用キャリアテープ。

【請求項9】 上記部品ポケットが、熱可塑性樹脂と酸化錫、酸化インジウム、酸化亜鉛等の金属酸化物に導電処理を施した粒径0.01～1 μm の導電性微粉末又は導電性カーボン及び界面活性剤からなり、該導電性微粉末、導電性カーボン、界面活性剤が熱可塑性樹脂100部に対し1～300重量%含む射出成形品であることを特徴とする請求項1、2及び3記載の半導体素子用キャリアテープ。

【請求項10】 上記部品ポケットの少なくとも片面が、酸化錫、酸化インジウム、酸化亜鉛の金属酸化物に導電処理を施した粒径0.01～1 μm の導電性微粉末又は導電性カーボン及び界面活性剤を樹脂ワニスに分散調整した導電性塗布剤を少なくとも一方の側に設けられたものであることを特徴とする請求項1記載の半導体素子用キャリアテープ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は家電製品、電子機器に、装着する半導体素子を、収納、供給する半導体素子用キャリアテープに関し輸送、供給そして装着時における半導体素子の機械的破壊と静電気による破損を防止するキャリアテープに属する。

【0002】

【発明が解決しようとする課題】 本発明は、半導体素子を収納するポケットの台座あるいは台座の上部周辺部の加工寸法精度がよく、その部分に所望の厚さをもち、保形性があり、衝撃によっても半導体素子を破損することもなく安定して供給できるばかりでなく、また、台座孔や送り孔を安定した大きさ、ピッチで成形し充分な帯電防止機能をもち、更にポケットと送り孔との位置精度がよく、カバーテープをヒートシールする部分などのプラスチックシート表面に凹凸がなく安定した条件でヒートシールでき、シール強度も安定した巻取りができ、そしてカバーテープを剥離するときにも剥離帯電がなく、キャリアテープに充填した半導体素子を安定して装着できる半導体素子用キャリアテープの提供を目的としている。

【0003】

【課題を解決するための手段】 上記の目的を達成するために、本発明の半導体素子用キャリアテープにおいては、金属リード部とプラスチック成形部分よりなる半導体素子を収納するための部品ポケットと、少なくとも片側に搬送用送り孔とを等間隔に設けたプラスチック帯状基材に、該ポケットを覆いヒートシールするヒートシラント層をもつカバーテープからなる半導体素子用キャリアテープにおいて、該部品ポケット部の半導体素子と

接触する近傍の表面抵抗率又は体積抵抗率が、 23°C 、相対湿度90%の条件で $10^{12}\Omega/\square$ より大きくなく、かつ、該ポケットには、半導体素子の金属リード部分がポケットの底部及び側壁と接触しないように半導体素子を支える台座と、ポケットの側壁より立ち上がり、金属リード部とは接触せず半導体素子の移動を制限するガイド部をもち、前記カバーテープのシーラント層の表面は、表面抵抗率が、 23°C 、相対湿度90%下にいて、 $10^{12}\Omega/\square$ より大きくない半導体素子用キャリアテープである。また、前記ガイド部が、板状又は棒状に設けたものであることを特徴とする請求項1記載の半導体素子用キャリアテープである。そして、該部品ポケットの台座中央近傍に半導体素子に、凹状の空気溜を設けた半導体素子用キャリアテープである。また、プラスチック帯状成形品の基材が、厚さ0.1~0.8mmのプラスチックシートに搬送用送り孔と同一工程で成形された部品ポケット用開口部に射出成形で形成される部品ポケットが、ポケットの側壁より台座方向に対して板状又は、棒状のガイド部をもつ半導体素子用キャリアテープである。また、部品ポケット用開口部及び搬送用送り孔とを等間隔に設けた厚さ0.1~0.8mmの帯状基材のポケット用開口部に射出成形法による部品ポケットを設けられた半導体素子用キャリアテープである。更に、上記プラスチック帯状成形品の基材が、熱可塑性樹脂と酸化錫、酸化インジウム、酸化亜鉛に導電処理を施した粒径0.01~1 μm の導電性微粉末又は導電性カーボン及び界面活性剤からなり、該導電性微粉末、又は導電性カーボン及び界面活性剤が、熱可塑性樹脂100部に対し1~300重量%含む半導体素子用キャリアテープである。また、上記プラスチック帯状成形品の基材が、酸化錫、酸化インジウム、酸化亜鉛に導電処理を施した粒径0.01~1 μm の導電性微粉末又は導電性カーボン及び界面活性剤を樹脂ワニスに分散調整した導電性塗布剤を少なくとも一方の側に塗布して設けられた半導体素子用キャリアテープである。そして、上記プラスチック帯状成形品の基材が2層以上の積層物であり、少なくともその半導体素子と接触する内面層の体積抵抗率が、 23°C 、相対湿度90%下にいて、 $10^{12}\Omega/\square$ より大きくない半導体素子用キャリアテープである。また、上記部品ポケットが、熱可塑性樹脂と酸化錫、酸化インジウム、酸化亜鉛等の金属酸化物に導電処理を施した粒径0.01~1 μm の導電性微粉末又は導電性カーボン及び界面活性剤からなり、該導電性微粉末又は導電性カーボン及び界面活性剤が熱可塑性樹脂100部に対し1~300重量%含む射出成形品である半導体素子用キャリアテープである。また、上記部品ポケットの少なくとも片面が、酸化錫、酸化インジウム、酸化亜鉛の金属酸化物に導電処理を施した粒径0.01~1 μm の導電性微粉末又は導電性カーボン及び界面活性剤を樹脂ワニスに分散調整した導電性塗布剤を少なくとも一方の側に設けられ

た半導体素子用キャリアテープである。

【0004】

【作用】本発明の半導体素子用キャリアテープは、常温のプラスチックシートに同一工程で、送り孔及びポケット用の開口部を形成したプラスチック製帯状基材に、接着できる成形品を射出成形して作成したポケットを設けて形成するものである。したがって、形状安定性のあるポケットと、寸法安定性がある帯状基材シートとの可撓性とを兼ね備えたキャリアテープであり、巻取りにすることができる。すなわち、ポケットは射出成形品であるため、ポケットの側壁、ポケットの凹部、台座、ガイド部の寸法精度、厚み精度が安定したものである。そして衝撃による台座、ガイド部及びポケットの側壁の変形、曲がりなどを無くすることができる。そして、台座に収容する半導体素子は、安定して、移送中にも遊嵌範囲が、ガイド部で規制されて、摩擦による静電気の発生や、破損を防止するものである。（なお、本明細書では、半導体素子がガイド部で規制される移動範囲を、遊嵌範囲と記載する。）

【0005】

【従来の技術】従来の半導体素子用キャリアテープは、プラスチックシートを熱成形法（加圧成形法、真空成形法あるいは圧空成形法）により部品収納用ポケット、台座、台座周辺の凸部や搬送用送り孔を設け、長尺巻取り状態にて使用されている。IC、あるいはLSI用のキャリアテープの場合は、移送するとき半導体素子とキャリアテープとの摩擦あるいは接触により発生する静電気で回路が短絡したり、ポケットの側壁との接触により金属リード部の機械的破損を防ぐために、ポケットと半導体素子の底部との接触を防止するために、台座あるいはリブ状のものを設けて半導体素子を固定するように構成されていた。

【0006】キャリアテープの成形は、熱成形による方法、すなわちシートを加熱した後、金型内で部品ポケットを加圧成形法、真空成形法あるいは圧空成形法で行われていた。また、台座孔、送り孔の加工は、シートの加熱前、金型内で部品用ポケットとの同時加工、ポケット加工後などのいずれかの方法で形成されていた。または、射出成形法により台座をもつキャリアテープを製造することも検討されている。

【0007】しかしながら、熱成形によるキャリアテープは、延伸率が大きいためシートの賦型性に限界があり、ポケットの側壁、台座あるいは台座の上部周辺部の成形で孔があいたり、賦型性に限界があるためポケットの台座あるいは台座の上部周辺部の加工寸法精度が劣ったり、その部分の厚さが薄くなることもある。したがって、保形性が劣り衝撃によって変形や破損を起こしやすく部品を所定の位置に保持することが困難であるという問題点があった。

【0008】また、台座孔や送り孔をシートに設けた

後、ポケットを熱成形する加工は、加熱によるシートの収縮、膨張による孔径のバラツキ、孔と孔とのピッチのバラツキや送り孔とポケットの寸法変化を発生し易く、そのようなキャリアテープで部品を装着するときは、送りの位置精度、タイミングがずれて安定搬送ができないという問題点があった。

【0009】加熱シートの金型内での加工は、成形品が小さい場合、ポケットと孔の距離が短くなり、機械加工法で金型を製作する場合、緻密な加工精度、硬度が高い金型材料が必要になり金型コストが上昇するという問題点があった。ポケットを形成した後の孔あけは、送り孔とポケットの位置を決めることが難しく、孔の位置が変動し易く、位置精度が安定しないため、そのようなキャリアテープに半導体素子を組み込んで部品を装着するときは、送りの位置精度タイミングがずれて安定搬送ができず基板の実装で位置がずれて装着されるという問題点があった。

【0010】加熱シートを金型内に送り成形する加熱成形は、サイクル間で金型の型締め跡がキャリアテープの表面に凹凸模様を形成されることがある。この凹凸模様にカバーテープがヒートシールされる場合、ヒートシール圧力の違いからシール強度が異なり、剥離強度ムラを生じ、著しいときは、剥離するとき充填してある部品が飛び出したりするという問題点があった。

【0011】半導体素子は電気回路を樹脂で包埋した構造であり、半導体素子とキャリアテープであるプラスチックとが接触し摩擦したときは、静電気を発生し、その静電気により電気回路が短絡して破損するという問題点があった。あるいは、カバーテープを剥離するときに発生する静電気（剥離帯電）により電気回路が短絡して破損するという問題点があった。

【0012】射出成形法によるキャリアテープの製造は、射出成形用樹脂の特性や、金型の構造から厚さが0.1mm以下のものの成形が困難である。また、射出成形用樹脂の特性から射出成形法で製造したプラスチック帯状成形品に半導体素子を充填して、カバーテープでヒートシールしたものは、ポケット間の屈曲性が劣り、巻取り状にした場合には折れ易いため装着に使用できる巻取り化ができないという問題点があった。

【0013】

【発明の実施の形態】本発明の半導体素子用キャリアテープは、図1(B)に示すように、送り孔21、ポケット用の開口部22を設けた帯状基材2と、射出成形で作成したポケット1とを接着部16で一体に接合したプラスチック帯状成形品10よりなるキャリアテープである。そして該ポケット1には、台座3とポケット1の側壁37より立ち上がり、金属リード部61と接触しないように、半導体素子の遊嵌範囲を規定するガイド部4とをもつものである。半導体素子6は、図1(C)、

(D)及び(E)に示すように台座3に、金属リード部

61をポケットの凹部12に宙づり状態に載置し、ガイド4で所定位置に遊嵌させて、カバーテープ7で密封するものである。

【0014】帯状基材2は、製膜適性、孔加工性、及びポケット1の成形樹脂、カバーテープ7とのヒートシール性を勘案して選択されるものである。具体的にはポリプロピレン、ポリエチレン、エチレン・酢酸ビニル共重合体、エチレン・アクリル酸共重合体、エチレン・アクリル酸エステル共重合体、アイオノマー、エチレン・酢酸ビニル共重合体ケン化物、ポリ塩化ビニル、ポリエステル、ポリカーボネート、ポリスチレン、ABS樹脂などや、これらの混合物が用いられる。そして、必要に応じて、粘着付与剤、ワックス、無機、有機の充填剤、滑剤などを添加することができる。その厚さは、材質にもよるが0.1~0.8mm好ましくは、0.1~0.6mmの延伸あるいは未延伸のシートである。0.1mm以下の厚さでは、キャリアテープの剛性が弱く、張力をかけ、高速で搬送したときに切断したり、半導体素子を充填したとき半導体素子の荷重で撓んだりして搬送適性に欠けることがあり、また0.8mm以上になると剛性が強過ぎて可撓性を失い、長尺の巻取り化ができなくなる。シートの巾は、キャリアテープの巾により決定されるが、300mm巾程度の多列でポケット用の開口部を設けてポケット1を付加形成した後、所望の列にスリッターを行う。

【0015】帯状基材の帯電処理は、帯電防止剤を基材樹脂に練り込んだり、成膜シートの表面あるいは射出成形したポケットの表面に塗布により行うことができる。帯電防止剤としては次のものが挙げられる。

①ケッチェンブラック、アセチレンブラック、ファーンストブラックなどの粒子径0.02~0.150 μ m、表面積40m²/g以上の導電性カーボン。

②酸化錫、酸化インジウム、酸化亜鉛などの金属酸化物、金属硫化物、硫酸塩にドーピングなどの導電処理を施した一次粒子系0.01~1 μ mの導電性微粉末。

③銅、鉄、アルミニウム、ニッケル、金などの粒子径0.01~10 μ mの繊維状又は粉末状の金属を主体とする導電性微粉末。

④アニオン系、カチオン系、非イオン系、両性イオン系の界面活性剤。

⑤脂肪酸誘導体、4官能性珪素部分加水分解物、ビスーアンモニウム系有機半導体。

上記帯電防止剤のなかから、金属酸化物、界面活性剤あるいは導電性カーボンが、静電気除去特性、半導体素子に対する非汚染性の点から好ましいものである。

【0016】帯電防止剤による処理は、製膜工程で樹脂に混入する練り込み方式、あるいは製膜されたシートに塗布することで行われる。練り込み方式は、樹脂100重量部に対し、帯電防止剤を1~300重量%の添加、特に5~50重量%添加することが好ましい。帯電防止

剤が1重量%未満である場合その表面抵抗率が、23℃、相対湿度90%で $10^{13}\Omega/\square$ 以上（以下、表面抵抗率の測定は23℃、相対湿度90%で行った数値を記載する）、23℃、相対湿度15%における5000Vから500Vに減衰するまでの減衰時間（電荷減衰時間）が、で5秒以上であり（以下電荷減衰時間の測定は上記の条件で行った数値を記載する）、静電気の除去効果が充分ではなく、半導体素子とポケットとの接触などで発生した静電気や、カバーテープを剥離したときの静電気により電子部品の回路が、短絡、破損することがある。また、帯電防止剤が300重量%を超える場合、製膜時の熔融粘度が上昇して流動性が低下するのみならず、製膜した場合も脆くなり必要な強度を保つことができない。

【0017】塗布方式に用いる塗布液は、バインダーとして合成樹脂を主として、溶解あるいは分散したワニスに、帯電防止剤を分散して調整する。バインダーは、ポリエステル、ポリウレタン、ポリスチレン、塩化ビニル・酢酸ビニル共重合体、ポリビニルブチラル、メチルセルロース、エチルセルロース、エチレン・酢酸ビニル共重合体、アクリル系樹脂、シリコン樹脂ワニス、ポリカーボネートなどや、これらの変性物、混合したものあるいは、熱硬化、又は電離放射線硬化型樹脂であるアクリレート、シリコンを使用することもできる。バインダーを、溶解あるいは分散する溶剤は、通常のエステル、炭化水素、ケトン、アルコールの有機溶剤のみならず、水を用いた溶液又は分散体として使用される。バインダー100重量部に対する帯電防止剤の添加量は、1～300重量%、特に5～150重量%添加することが好ましい。帯電防止剤が1重量%未満である場合、表面抵抗率が $10^{13}\Omega/\square$ 以上、また、電荷減衰時間が5秒以上であり、静電気の除去効果が充分ではなく、電子部品の回路が、短絡、破損することがある。また、帯電防止剤が100重量%を超える場合、塗布膜の接着、強度が低下し、塗布膜の脱落することがある。塗布膜の厚さは、表面抵抗率が $10^{12}\Omega$ 以下/ \square 以下となるように適宜設定できるものであるが、コスト、塗布機より限定されるもので、0.1～100 μm 、好ましくは1～50 μm である。また、塗布膜の基材に対する接着が強固でない場合は、基材の塗布面にウレタン系、イソシアネート系、ポリエチレンイミン系などをプライマーとして使用することもできる。

【0018】上記の帯状基材は、単層又は2層以上の多層積層物で構成することができる。多層化は、コスト、基材の機械的特性（伸び、剛性、屈曲性、引っ張り強度、引裂き強度など）、熱的特性（耐熱性、耐寒性、軟化温度など）、環境的特性（耐薬品性、耐溶剤性、耐水性、耐放射線性、耐光性、廃棄性など）、ガス透過特性（酸素バリアー性、水蒸気透過性、無機あるいは有機ガスバリアー性など）、吸水特性などを考慮して構成を選

択することができる。

【0019】多層積層物を構成する材料は、熱可塑性樹脂であるポリエステル、ポリウレタン、ポリスチレン、塩化ビニル・酢酸ビニル共重合体、セルロース誘導体、エチレン・酢酸ビニル共重合体、エチレン・アクリル酸共重合体、エチレン・アクリル酸エステル共重合体、アイオノマー、ポリビニールアルコール、エチレン・酢酸ビニル共重合体ケン化物、アクリル系樹脂、シリコン樹脂、ポリカーボネートのみならず、不飽和ポリエステル、熱硬化性樹脂、又は電離放射線硬化型樹脂であるアクリレート、シリコンの他にセロファンなどのフィルムを使用することもできる。多層積層物は、上記の材料による単層シートの積層、又は塗布して得られるものである。そして、シートの少なくともいづれか1層あるいは、塗布膜に帯電防止剤を含ませた層を1層組み合わせて構成することができる。

【0020】多層積層物に含む導電性をもつ層の表面抵抗率は、電荷減衰時間が5秒以下であることが好ましい。表面抵抗率が $10^{12}\Omega/\square$ 、電荷減衰時間が5秒を超える場合は、静電気の除去効果が充分ではなく、電子部品の回路が、短絡、破損することがある。多層積層物を構成する単位層の厚さは、0.1～600 μm が好ましく、0.1 μm 以下では構成した層の特性を得ることができず、600 μm 以上の場合は、プラスチック帯状基材の可撓性を損ない巻取りとすることが困難となる。

【0021】プラスチック帯状基材は、公知の方法で製膜することができる。例えば、Tダイス法、サーキュラダイス法、溶剤熔融流延法、カレンダー法などの延伸又は未延伸で製膜を行う。多層積層物は、2層以上のフィルム又はシートの、熱ラミネーション、ホットメルト接着剤や、イソシアネート系接着剤によるドライラミネーション法、あるいは、イソシアネート系、イミン系プライマー層に熱可塑性樹脂をTダイ法により熔融押し出しコーティング法、共押し出し製膜法など通常の方法で得ることができる。

【0022】塗布による製膜法としては、グラビア版、又は斜線版などによるダイレクトあるいはリバースコーティング、ロールコーティング、コンマーコーティング、エアナイフコーティングなどの他にシルク印刷法、転写印刷法、ドライオフセット印刷法、パッド印刷方法などの公知の塗布、印刷方法を用いることができる。

【0023】射出成形法により形成するポケットは、帯状基材の構成要素であるプラスチックと熱融着する材料から、コスト、成形性、機械的特性を考慮して選択することが好ましく、例えば、ポリプロピレン、ポリ塩化ビニル、ポリエステル、ポリカーボネート、ポリスチレン、ABS樹脂、ポリウレタン、塩化ビニル・酢酸ビニル共重合体、エチレン・酢酸ビニル共重合体、エチレン・アクリル酸共重合体、エチレン・アクリル酸エステル共重合体、アイオノマー、ポリビニールアルコール、エ

チレン・酢酸ビニル共重合体ケン化物などが用いられる。そして、必要に応じて、ワックス、無機、有機の充填剤、滑剤などを添加することができる。ポケットと、プラスチック帯状基材とを嵌合により固定する場合は、熱溶着できる材料以外からも自由に選択することができる。ポケットの厚さは、充填する半導体素子の形状、重量によって決定されるものであり必要以上の厚さは避けるべきであり、最大で3mmである。

【0024】射出成形法に用いる樹脂の帯電処理は、帯電防止剤の練り込みや、成型品の表面に塗布により行うことができる。練り込みに使用される帯電防止剤は、プラスチック帯状基材と同様なものを使用することができる。次のものが挙げられる。

①ケッチェンブラック、アセチレンブラック、ファーストブラックなどの粒子径0.02～0.15 μm 、表面積40m²/g以上の導電性カーボン。

②酸化錫、酸化インジウム、酸化亜鉛などの金属酸化物、金属硫化物、硫酸塩にドーピングなどの導電処理を施した一次粒子系0.01～1 μm の導電性微粉末。

③銅、鉄、アルミニウム、ニッケル、金などの粒子径0.01～10 μm の繊維状又は粉末状の金属を主体とする導電性微粉末。

④アニオン系、カチオン系、非イオン系、両性イオン系の界面活性剤。

⑤脂肪酸誘導体、4官能性珪素部分加水分解物、ビスアミンモニウム系有機半導体。

上記帯電防止剤のなかから、金属酸化物、界面活性剤あるいは導電性カーボンが、静電気除去特性、半導体素子に対する非汚染性の点から好ましいものである。

【0025】帯電防止剤による処理は、射出成形工程で混入する練り込み方式、あるいは製膜されたシートに塗布することで行われる。練り込み方式は、樹脂100重量部に対し、帯電防止剤を1～3—0重量%の添加、特に5～50重量%添加することが好ましい。帯電防止剤が1重量%未満である場合、表面抵抗率が10¹³ Ω/\square 以上、減衰時間（電荷減衰時間）が5秒以上であり、静電気の除去効果が充分ではなく、半導体素子とポケットとの接触、あるいはカバーテープを剥離するときに発生する静電気で電子部品の回路が、短絡、破損することがある。また、帯電防止剤が300重量%を超える場合、射出成形時の熔融粘度が上昇して流動性が低下するのみならず、射出成形物も脆くなり必要な強度を保つことができない。

【0026】ポケットの塗布液は、バインダーとして合成樹脂を主として、溶解あるいは分散したワニスに、帯電防止剤を加えて作成される。バインダーは、ポリエステル、ポリウレタン、ポリスチレン、塩化ビニル・酢酸ビニル系共重合体、セルロース誘導体、エチレン・酢酸ビニル共重合体、アクリル系樹脂、シリコン樹脂ワニス、ポリカーボネートなどや、これらの変性物、混合し

たものあるいは、熱硬化、又は電離放射線硬化型樹脂であるアクリレート、シリコンを使用することもできる。バインダーを、溶解あるいは分散する溶剤は、通常のエステル、炭化水素、ケトン、アルコールの有機溶剤のみならず、水を用いた溶液又は分散体として使用される。バインダー100重量部に対する帯電防止剤の添加量は、1～300重量%、特に5～50重量%添加することが好ましい。帯電防止剤が1重量%未満である場合、表面抵抗率が10¹³ Ω/\square 以上、電荷減衰時間が5秒以上であり、静電気の除去効果が充分ではなく、電子部品の回路が、短絡、破損することがある。また、帯電防止剤が300重量%を超える場合、塗布膜の接着、強度が低下し、塗布膜の脱落することがある。塗布膜の厚さは、表面抵抗率が10¹² Ω/\square 以下となるように適宜設定できるものであるが、コスト、塗布機より限定されるもので、0.1～100 μm 、好ましくは2～50 μm である。また、塗布方法としては、スプレー塗装などの他にシルク印刷法、転写印刷法、ドライオフセット印刷法、パッド印刷方法などの公知の塗布、印刷方法が成形品の場合は有効である。

【0027】帯状基材2に射出成形で形成するポケットの接着方法は公知の方法により適宜選定できる。好ましくは、予め射出成形法で形成したポケットを、帯状基材に設けたポケット用開口部の接着部に、超音波接着法、高周波接着法、ヒートシール法などや、接着剤、溶剤による化学的接着法、嵌合などの物理的接着法を用いて固定する。あるいは、予めポケット用開口部を設けた帯状基材を射出成形用金型に装着し、ポケットを形成すると同時に接着部で熔融接着する方法が用いられる。

【0028】本発明の、帯状成型品に使用するカバーテープは、従来より使用されている、基材シートに、帯状基材への接着シール層として、感熱シール接着剤層、粘着シール型接着剤層、電離放射線硬化型シール接着剤層、マイクロカプセル型シール接着剤層を設けたものが使用できる。特に好ましい接着剤層は、感熱接着性のヒートシーラント層を設けたものである。カバーテープの基本的層構成は次のようなものが例示される。

①基材シート／接着剤層／中間層／ヒートシーラント層

②基材シート／接着剤層／中間層／接着剤層／二軸延伸フィルム層／ヒートシーラント層

③基材シート／ヒートシーラント層

基材シートは、ポリエステル、ポリプロピレン、ナイロンなどの一軸延伸フィルム、二軸延伸フィルム、未延伸フィルムその他、合成紙を使用することができる。中間層は、ポリオレフィン、ポリスチレン、エチレン・酢酸ビニル共重合体、エチレン・アクリル酸共重合体、エチレン・アクリル酸エステル共重合体、アイオノマー、ポリエステル及びこれらの変性物又は混合物がある。

【0029】ヒートシーラント層は、ポリウレタン、ポリエステル、アクリル系樹脂、塩化ビニル・酢酸ビニル

共重合体、エチレン・酢酸ビニル共重合体、エチレン・アクリル酸共重合体、エチレン・アクリル酸エステル共重合体、アイオノマー、シリコンなどから適宜に選択できる。そして、カバーテープに帯電防止性をもたせるために、構成する層のうち少なくとも一層に、前記のプラスチック帯状基材と同様の帯電防止剤を加える。更に、ヒートシーラント層の表面に、界面活性剤、ビスアンモニウム系有機半導体層を形成することもできる。カバーテープの剥離形態には、次のようなものがあるが、望ましくは、層間剥離をして、その剥離強度が $100 \sim 1000 \text{ g}/15 \text{ mm}$ 巾で、剥離時の最大値と最小値との差が $50 \text{ g}/2 \text{ mm}$ 巾未満にすることが望ましい。

①ヒートシーラント層と、プラスチック帯状基材との間で剥離する界面剥離型。

②ヒートシーラント層内部で破壊剥離する凝集破壊型。

③ヒートシーラント層と、中間層あるいは二軸延伸フィルム層との間で剥離する層間剥離型。

【0030】本発明の半導体素子用キャリアテープの製造方法について図面を参照にして説明する。図1(B)に示す送り孔21と、プラスチック成形品であるポケットを設ける開口部22は、プラスチック帯状基材2にプレス、金型によるパンチングによる方法や、トムソン刃又はカッター刃、レーザー加工などにより巻取り状で行う。次いで、巻取りの供給及び巻上げユニットを設けた公知の射出成形機の供給ユニットに、送り孔21と、ポケット用開口部22を設けたプラスチックの帯状基材2を射出成形機に挿入し、送り孔21あるいは及びポケット用開口部22で位置決めを行い、キャビティに溶融樹脂を射出注入してプラスチック帯状基材2に、ポケット1を成形して図1(A)に示すように帯状基材2の開口部22の端部とポケットの上部で、帯状基材とポケットとを接着部16で融着して帯状成型品10構成する。このとき、成形用の樹脂が帯状基材2のカバーシートとの接着面に付着しないように留意する。そして、所望の列にスリッターをして巻上げて帯状成型品10の巻取りを構成する。また、帯状基材10に、キャビティとコアから構成させるプレス金型により、送り孔21及びポケット用開口部22を設け、その工程と連続して、射出成形を行い帯状成型品10を構成することもできる。

【0031】射出成形法で形成するポケット1は、図2に示すように、半導体素子6を載置する台座3、金属リード部61をポケット1の凹部12に宙づり状態にて収容できるものである。そして、金属リード部61の曲がり、折れ、欠けを防止するためポケットの側壁37より、台座3の方向に向けて、板状あるいは棒状のガイド部4を形成する。ポケット1は、半導体素子の金属リード部61がポケットの側壁37及び台座3と接触しない空隙12をもつものである。そして図2(B)、(C)及び(D)に示すようにポケットの側壁に形成する板状あるいは棒状のガイド部41、42、及び43は、半導

体素子6を図3に示す半導体素子の収納位置の収納時の遊嵌範囲63である図3に示す寸法Aの範囲に移動を規制して、金属リード部61と側壁37とは接触させないものである。

【0032】そして、図3に示す、半導体素子の収納時の遊嵌可能範囲の寸法Aは、 0.5 mm 以上 3.0 mm 以下とし、半導体素子のコーナーを保持するガイドBの寸法は、 0.5 mm 以上、 5.0 mm 以下が好ましい。そして、Bが形成する半導体素子のコーナーを支える角度 θ は、 $90 \pm 30^\circ$ の範囲にあるものが好ましい。遊嵌範囲の寸法Aは、 3.0 mm を超える以上の場合には、半導体素子の移動範囲の変化が大きく、半導体素子を電子部品の所定位置に設置できないことがあり、またポケットのサイズを必要以上に大きくなる。そして 0.5 mm 未満の場合は、半導体素子をポケットに収納するとき位置制御が難しく、ガイド部41、42又は43と半導体素子が接触して脱落することがある。ガイドBの寸法は、 5.0 mm を超える場合は、半導体素子を収納するときに所定位置に収納できず脱落したり、半導体素子を電子部品に設置するときに取り出し難く所定位置に設置できないことがある。また、ガイドBが形成する半導体素子のコーナーを支える角度 θ は、 120° を超える場合は、半導体素子のコーナーを保持する位置の変化が大きく、半導体素子を電子部品の所定位置に設置できないことがあり、 60° 未満の場合は、半導体素子を収納するときに所定位置に収納できず脱落したり、半導体素子を電子部品に設置するときに取り出し難く所定位置に設置できないことがある。また、ガイドの巾Cは、ガイドの強度を保つ最低の巾で設けることが好ましく、特に指定するものではない。

【0033】図2(B)、(C)及び(D)に示す半導体素子の金属リード部61の先端とポケットの側壁37との間隙距離は、半導体素子の金属リード部61の寸法に併せて設定するものである。側壁37と金属リード部61の先端よりの距離は $0.5 \sim 2.0 \text{ mm}$ 、好ましくは $2 \sim 1.0 \text{ mm}$ である。

【0034】図3に示す、ガイド部4の断面形状は特に規定はしないが、半導体素子の移動に伴う抵抗に耐えるものならば特に問うものではなく、円柱、四角柱以上の多角柱で、ガイドの寸法Bが、前記 $0.5 \sim 5.0 \text{ mm}$ の範囲にあればよい。

【0035】ガイド部4は、半導体素子を輸送、供給中にポケットの側壁37に接触することによる金属リード部分の曲がり、折れ欠損などを防止するため、ポケット部の側壁より立ち上げ、半導体素子のコーナー部や側面よりガイドして遊嵌の範囲を制限するものである。

【0036】ガイド部の設置形態は、図2(B)に示すコーナー型板状ガイド部41、図2(C)に示すコーナー型棒状ガイド部42や、図2(D)に示す側壁型板状ガイド部43のようなガイド部と側壁とが一体化した形

状のものである。

【0037】また、ガイド部は、図4（A）に示すポケットの底部33及び側壁37から設ける側底部形成型ガイド部46、図4（B）に示すポケットの側壁37から設ける側部形成型ガイド部47、図4（C）に示すポケットの側壁37から設け、かつ厚さを半導体素子とほぼ同一の厚さにした側部中厚型ガイド部48や、図4

（D）に示すポケットの側壁37から設け、かつ厚さを半導体素子より薄くした側部薄型ガイド部49に作成することができる。

【0038】キャリアテープに収納した半導体素子は、その搬送中に飛び跳ねたり、傾斜、回転などの移動により、金属リード部61が側壁37、底部33あるいは台座3と接触して欠損することがある。また、摩擦により発生する静電気電荷量は、仕事関数（接触回数、摩擦回数、圧力、接触面積など）に比例するものである。したがって、摩擦回数、接触回数及び接触圧力が同じであるならば、半導体素子と台座との接触面積が大きい場合に、静電気の発生量が大きくなり、ゴミの侵入及び金属リード部へのゴミの付着による半導体素子の機能妨害や、発生した静電気負荷による電気回路が短絡し、半導体素子の機能を失うこととなる。

【0039】発生する静電気量を少なくするためには、接触面積を少なくすることが有効である。接触面積を少なくするため、空気層の発生を防止する方法としては、図7に示す台座3に半導体素子と接触しない部分となる凹部5を設けたり、更に、図5に示す台座3に台座孔31を設けて脱気したりすることが好ましい。

【0040】具体的に台座孔31を形成するには次の方法が有効である。

①半導体素子を収納するときに金属リード部61が、側壁37、台座3、底部33と接触しないように収納させるための孔として、図5に示す貫通した台座孔31を台座3の中央部に設けて空気を逃がす方法。

②図6に示すように空気の流路型空気溜51を台座3の中央方向に放射線状に形成する方法。

③図7に示す台座の中央部近傍に凹部5を形成して空気溜52を設ける方法。この場合、空気溜52を図に示すよう中心部に向かって、更に深くなるように傾斜させて空気溜凹部52bを設けることにより効果的である。その追加した凹部の段差深さ52hは、0.05～10mm、好ましくは0.1～5mmである。段差深さ52hが0.5mmより小さい場合は空気層を溜める効果が少なく、また5mmを超えるとポケットが深くなるため、成形材料が多くなり、コスト面とポケット全体の側壁37が大きくかつ深くなり、帯状成型品の巻取りが困難になるという問題を発生する。

④図8に示すように台座表面をマット加工して空気の流路である粗面型空気溜53を設ける方法。

マット加工は、粗さ曲線において中心線平均粗さが1.

0mm以下、最大高さが2.0mm以下であり、うねり曲線においては、中心線うねりが1.0mm以下、最大うねりが2.0mm以下が好ましい。

⑤台座の面に図9に示す凸部54a、凹部54bよりなる凹凸溝状の空気溜54を形成する方法。

【0041】上記③、④及び⑤に示す凹部型空気溜52、流路型空気溜51、凹凸溝による空気溜54は、半導体素子6と台座3との接触部66の面積も小さくなり、発生する静電気電荷量が小さく、ゴミの混入を防止するとともに、半導体回路の機能を保護する上でも効果がある。また、台座孔31、粗面型空気溜53と、流路型空気溜51、凹部型空気溜52、凹凸溝による空気溜54などを適宜組み合わせることにより相乗効果を奏するものである。例えば、

(a) 台座孔31と流路型空気溜51とを組み合わせた図10に示す台座3。

(b) 台座孔31と凹部型空気溜52とを組み合わせた図11に示す台座3。

(c) 台座孔31と粗面型空気溜53とを組み合わせた図12に示す台座3。

(d) 台座孔31と凹部型空気溜52及び粗面型空気溜53とを組み合わせた図13に示す台座3。

(e) 台座孔31と流路型空気溜51とを組み合わせた図14に示す台座3。

(f) 台座孔31と凹凸型空気溜54とを組み合わせた図15に示す台座3。

(g) 台座孔31と凹部型空気溜52及び流路型空気溜51とを組み合わせた図16に示す台座3。

(h) 台座孔31と粗面型空気溜53及び凹凸型空気溜54とを組み合わせた図17に示す台座3。

【0042】

【効果】本発明の半導体素子用キャリアテープは、導電性微粉末の練り込みのみならず、塗布することによりできる生産性のよいものである。本発明の半導体素子用キャリアテープは、常温のプラスチックシートに同一工程で、送り孔及びポケット用開口部を形成したプラスチック帯状基材と、成形精度がよい射出成形されたポケットとを複合して構成されている。したがって、形状安定性のあるポケットと、寸法安定性があるシートとの可撓性を兼ね備えたキャリアテープの巻取りを構成できる。そして、ポケットに形成する半導体素子載置する凸状の台座は、形状を自由に形成できる。そして、本発明の半導体素子用キャリアテープは、常温のプラスチックシートに同一工程で、送り孔及びポケット用開口部を形成したプラスチックを含む帯状基材に、同成形品と熱溶融接着できる射出成形樹脂を用いて、ポケットを設けて形成するものである。したがって、形状安定性のあるポケットと、寸法安定性がある帯状基材シートとの可撓性とを兼ね備えたキャリアテープであり、巻取りにすることができる。すなわち、ポケットは射出成形品であるため、

ポケットの側壁、ポケットの凹部、台座、ガイド部の寸法精度、厚み精度が安定したものである。そして衝撃による台座、ガイド部及びポケットの側壁の変形、曲がりを無くすることができる。そして、台座に収容する半導体素子は、安定して、移送中にもその遊嵌範囲が規制されて、摩擦による静電気の発生や、破損を防止するものである。ポケットの側壁より設けたガイド部は、半導体素子の収納範囲を規制して遊嵌し、静電気や金属リード部と側壁との接触などによる半導体素子の損傷を防止する効果を奏する。そして、射出成形で形成される台座孔の位置精度及び、常温のプラスチックシートに行われる送り孔の加工は、孔の寸法、ピッチの精度ともに安定したものである。常温加工した帯状基材と、カバーテープとのヒートシールは、表面に凹凸模様がなく剥離強度を安定させる効果を奏する。キャリアテープは、導電性微粉末の練り込みのみならず、塗布することによりできる生産性のよいものである。

【図面の簡単な説明】

【図1】 (A) 帯状基材の平面を示す概念図である。

(B) 帯状成型品の平面を示す斜視図である。

(C) 半導体素子を収納した帯状成型品の平面を示す概念図である。

(D) 半導体素子を収納した帯状成型品のX-X断面を示す概念図である。

(E) 半導体素子を収納した帯状成型品のY-Y断面を示す概念図である。

【図2】 (A) ガイド部で遊嵌した半導体素子の収納状態を示す断面概念図である。

(B) コーナー型板状ガイド部と遊嵌位置を示す平面図である。

(C) コーナー型棒状ガイド部と遊嵌位置を示す平面図である。

(D) 辺部に設けた側壁型ガイド部と遊嵌位置を示す平面図である。

【図3】 ポケットとガイド部との寸法関係を示す平面図である。

【図4】 (A) 側底部成型型ガイド部の断面を示す概念図である。

(B) 側部成型型ガイド部の断面を示す概念図である。

(C) 側部中厚型ガイド部の断面を示す概念図である。

(D) 側部小厚型ガイド部の断面を示す概念図である。

【図5】 (A) 台座に設けた凹部型空気溜を説明する断面の概念図である。

(A) 台座に設けた凹部型空気溜を説明する平面の概念図である。

【図6】 (A) 流路型空気溜を設けた台座を示す断面の概念図である。

(B) 上記形状による空気抜け部の平面形状を示す概念図である。

【図7】 (A) 凹部型空気溜を設けた台座を示す断面の

概念図である。

(B) 上記形状による空気溜の平面形状を示す概念図である。

【図8】 (A) 粗面型空気溜を設けた台座を示す断面の概念図である。

(B) 上記形状による空気溜の平面形状を示す概念図である。

【図9】 (A) 凹凸型空気溜を設けた台座を示す断面の概念図である。

(B) 上記形状の空気溜の平面形状を示す概念図である。

【図10】 台座孔と流路型空気溜を複合した台座を示す断面の概念図である。

【図11】 台座孔と凹部型空気溜を複合した台座を示す断面の概念図である。

【図12】 台座孔と粗面型空気溜を複合した台座を示す断面の概念図である。

【図13】 台座孔と粗面型空気溜及び凹部型空気溜とを複合した台座を示す断面の概念図である。

【図14】 台座孔と粗面型空気溜及び流路型空気溜とを複合した台座を示す断面の概念図である。

【図15】 台座孔と凹凸型空気溜とを複合した台座を示す断面の概念図である。

【図16】 台座孔と流路型空気溜及び凹部型空気溜とを複合した台座を示す断面の概念図である。

【図17】 台座孔と粗面型空気溜及び凹凸型空気溜とを複合した台座を示す断面の概念図である。

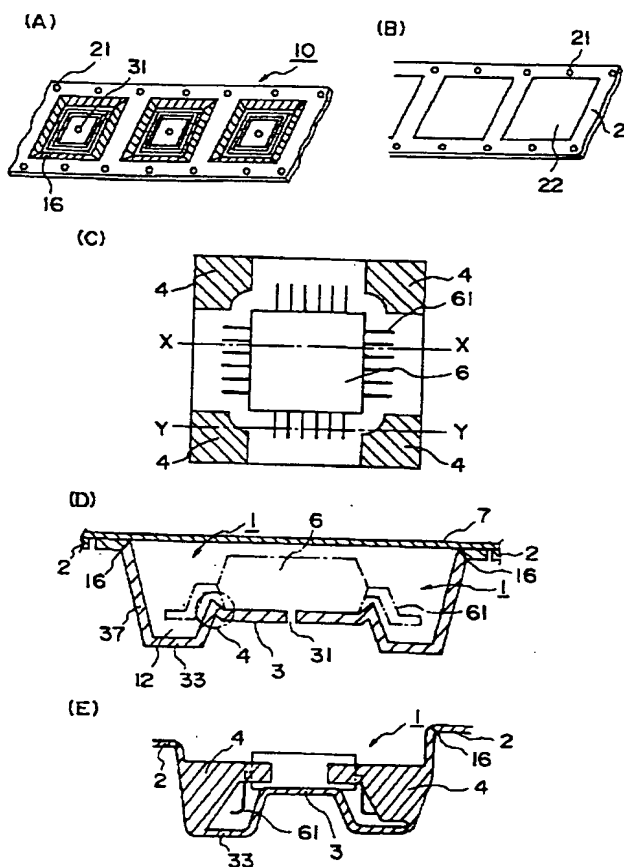
【符号の説明】

- 1 ポケット
- 10 プラスチック帯状成型品
- 12 ポケットの凹部
- 16 接着部
- 2 帯状基材
- 21 送り孔
- 22 開口部
- 3 台座
- 31 台座孔
- 33 底部
- 36 素子収納遊嵌位置
- 37 側壁
- 4 ガイド部
- 41 コーナー型板状ガイド部
- 42 コーナー型棒状ガイド部
- 43 側壁型板紙状ガイド部
- 46 側底部成型型ガイド部
- 47 側部成型型ガイド部
- 48 側部中厚型ガイド部
- 49 側部薄型ガイド部
- 5 凹部
- 51 流路型空気溜

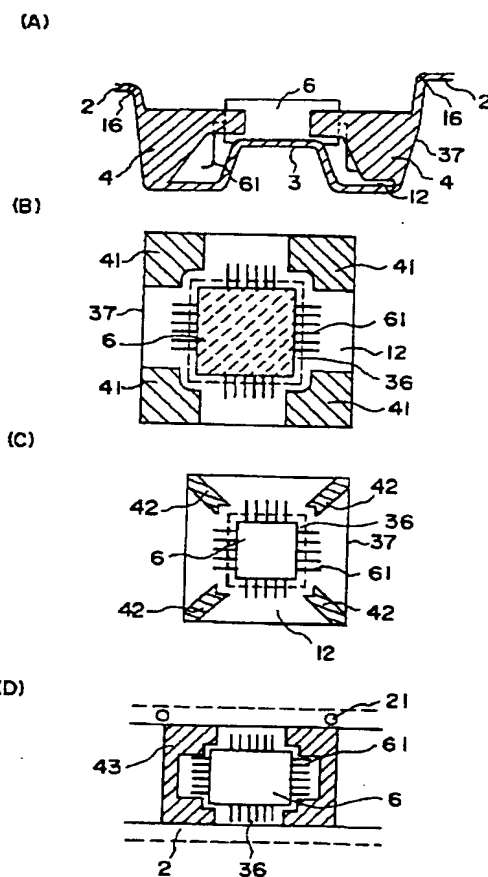
- 5 2 凹部型空気溜
- 5 2 b 空気溜の凹部
- 5 2 h 段差
- 5 3 粗面型脱気部
- 5 4 凹凸型空気溜
- 5 4 a 凸部
- 5 4 b 凹部
- 6 半導体素子

- 6 1 金属リード部
- 6 3 遊嵌範囲
- 7 カバーテープ
- A 遊嵌距離
- B コーナーを保持するガイド
- C ガイドの巾
- θ ガイド受け部の角度

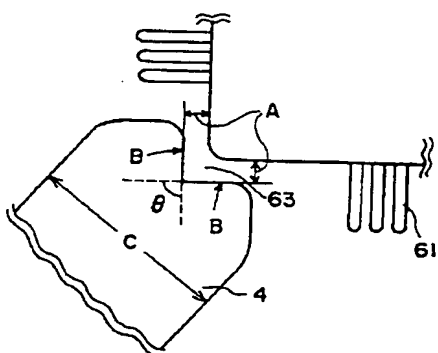
【図 1】



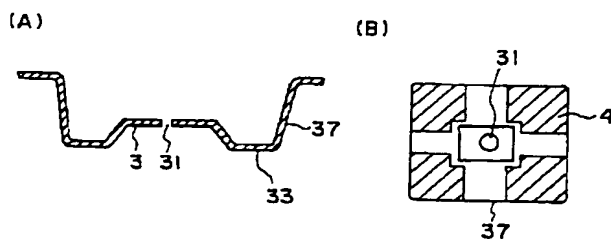
【図 2】



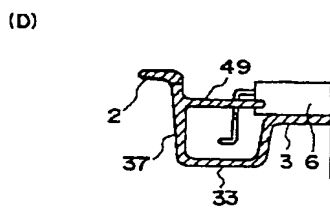
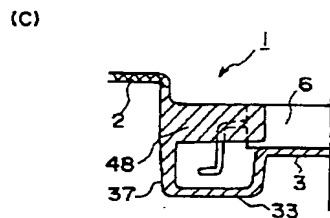
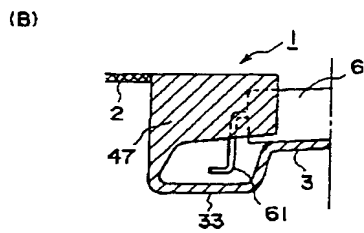
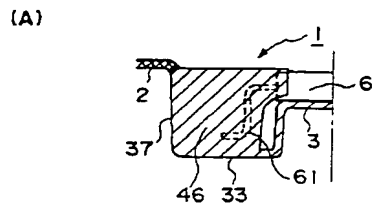
【図 3】



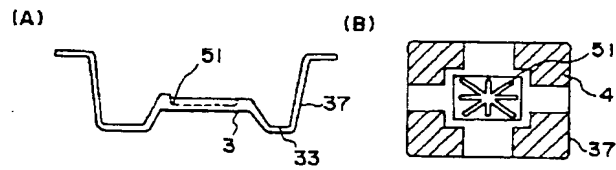
【図 5】



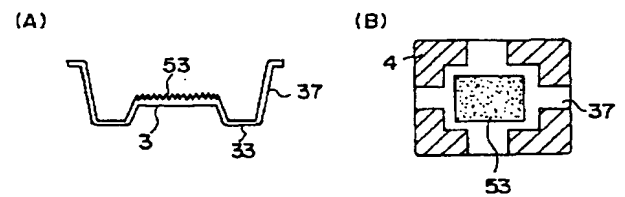
【図4】



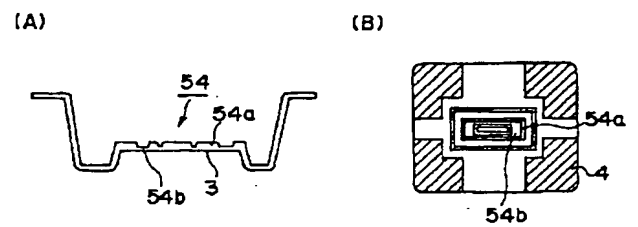
【図6】



【図8】

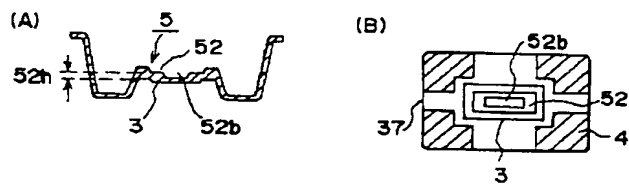


【図9】

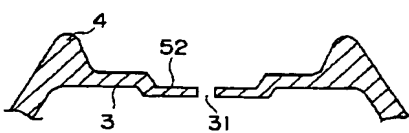


【図10】

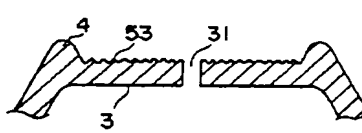
【図7】



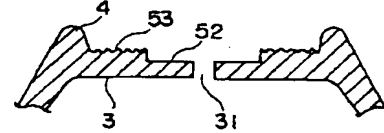
【図11】



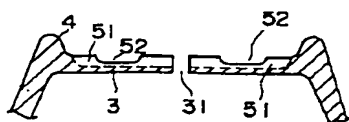
【図12】



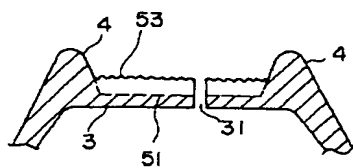
【図13】



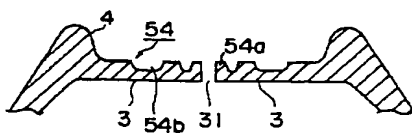
【図16】



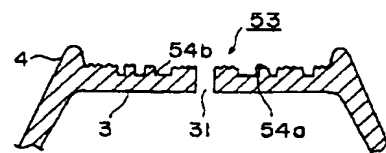
【図14】



【図15】



【図17】



【手続補正書】

【提出日】平成7年12月7日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】 (A) 台座に設けた凹部型空気溜を説明する断面の概略図である。

(B) 台座に設けた凹部型空気溜を説明する平面の概略図である。

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.